

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-135474
 (43)Date of publication of application : 21.05.1999

(51)Int.CI. H01L 21/306
 H01L 21/02
 H01L 21/304

(21)Application number : 09-298043

(71)Applicant : KOMATSU ELECTRON METALS CO LTD

(22)Date of filing : 30.10.1997

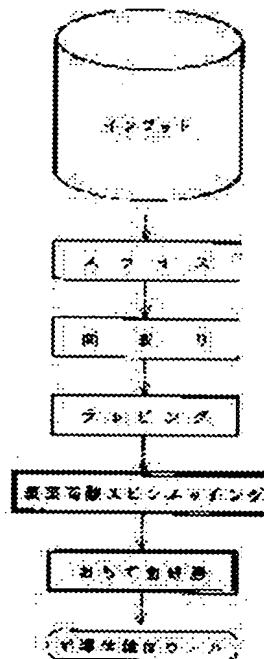
(72)Inventor : YAMAMOTO HIROAKI
 ISHII AKIHIRO
 IMURA KOICHI

(54) MIRROR-POLISHED SEMICONDUCTOR WAFER AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a mirror-polished semiconductor wafer which has a backside surface almost close to a mirror-polished surface but distinguishable from a mirror-polished front side surface, and which is prevented from the presence of residual particles and metal contamination, and a method of manufacturing the mirror-polished semiconductor wafer with satisfactory productivity.

SOLUTION: A wafer is obtained by slicing a semiconductor ingot. A peripheral edge of the sliced wafer is chamfered. A front and the backside surfaces of the chamfered wafer are flattened by lapping. Both the front and the backside surfaces of the lapped wafer are spin-etched. The brightness of the spin-etched backside surface is made to be 130-300%. The front side surface of the spin-etched wafer is polished to obtain a mirror-polished surface.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-135474

(43)公開日 平成11年(1999)5月21日

(51) Int.Cl.⁶
 H 01 L 21/306
 21/02
 21/304

識別記号
 3 2 1

F I
 H 01 L 21/306 B
 21/02 B
 21/304 3 2 1 B
 21/306 M

審査請求 未請求 請求項の数 5 O L (全 4 頁)

(21)出願番号 特願平9-298043

(22)出願日 平成9年(1997)10月30日

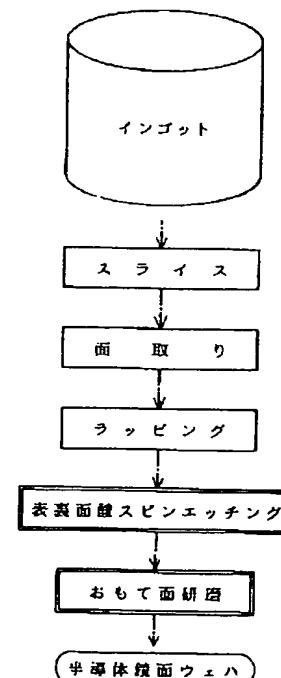
(71)出願人 000184713
 コマツ電子金属株式会社
 神奈川県平塚市四之宮2612番地
 (72)発明者 山本博昭
 宮崎県宮崎郡清武町大字木原1112番地コマツ電子金属株式会社宮崎工場内
 (72)発明者 石井明洋
 宮崎県宮崎郡清武町大字木原1112番地コマツ電子金属株式会社宮崎工場内
 (72)発明者 井村好一
 宮崎県宮崎郡清武町大字木原1112番地コマツ電子金属株式会社宮崎工場内
 (74)代理人 弁理士 術藤彰

(54)【発明の名称】 半導体鏡面ウェハおよびその製造方法

(57)【要約】

【課題】 裏面が略鏡面でしかも表裏面を識別できる半導体鏡面ウェハであって、パーティクルの残存や金属汚染が防止された半導体鏡面ウェハ、およびその半導体鏡面ウェハを生産性よく製造できる製造方法を提供する。

【解決手段】 半導体インゴットを切断してウェハを得る。スライスされたウェハの外周部を面取りする。面取りされたウェハの表裏面をラッピングにより平坦化する。ラッピングされたウェハの表裏面をそれぞれスピニッティングする。このスピニッティングにより得られる裏面の光沢度を130~300%とする。表裏面をスピニッティングされたウェハのおもて面を研磨して鏡面を得る。



【特許請求の範囲】

【請求項1】 おもて面が鏡面であって、裏面の光沢度が酸エッチにより130～300%に調整された面であることを特徴とする半導体鏡面ウェハ。

【請求項2】 平坦度がS F Q R 値で0.2μm以下であることを特徴とする請求項1記載の半導体鏡面ウェハ。

【請求項3】 おもて面を鏡面とする半導体鏡面ウェハの製造方法において、該おもて面を鏡面加工する前に、少なくとも裏面に対して酸によるスピニエッチングを施すことを特徴とする半導体鏡面ウェハの製造方法。

【請求項4】 スピニエッチングにより裏面光沢度を130～300%に調整することを特徴とする請求項3記載の半導体鏡面ウェハの製造方法。

【請求項5】 スピニエッチングにより平坦度をS F Q R 値で0.2μm以下に調整することを特徴とする請求項4記載の半導体鏡面ウェハの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する分野】 本発明は、表裏面を識別できる半導体鏡面ウェハであって、その裏面が酸エッチ面である半導体鏡面ウェハおよびその製造方法に関するものである。

【0002】

【従来の技術】 おもて面のみが鏡面に加工された半導体鏡面ウェハであって、その裏面に凹凸が残存する半導体ウェハについて、デバイス工程においてその裏面を吸着して回路を形成すると、その凹凸がおもて面に裏写りする形で悪影響を与え、デバイス工程における歩留りを低下させる場合がある。そこで、これを改善するために両面を同時または片面ずつ研磨して、表裏両面を鏡面にすることによりこの歩留りの低下を防止できる。ところが、この両鏡面ウェハの弊害として、表裏面を区別できないことが上げられる。特に、センサーにより表裏面を識別する製造装置においては、センサーが裏面を感知できないためにエラーが発生する場合がある。したがって、裏面が略鏡面で、しかもその裏面にセンサーが感知できる凹凸を有する半導体鏡面ウェハが要求される。

【0003】 このような半導体鏡面ウェハの製造方法としては、例えば「特開平6-349795号」公開公報に示されたものがある。これは、半導体ウェハをアルカリエッチングした後に、裏面を研磨してからおもて面を研磨するもので、この裏面研磨においてその前工程で生じた裏面の凹凸を研磨するにあたり、表裏面を識別できるようにこの凹凸を僅かに残すように研磨するものである。この製造方法においてはその平坦度を確保する目的から、エッチングがアルカリエッチングに限定されている。

【0004】

【発明が解決しようとする課題】 しかしながら、上記した製造方法では、アルカリエッチングの特性からパーテ

イクルの残存、発塵、金属汚染といった平坦度以外の問題が残ることになる。また、ピット除去や光沢度制御のために裏面を研磨する必要があり、この裏面研磨に要する加工時間の分だけ生産性がわるいという問題点があった。本発明は、上記問題に鑑みてなされたもので、裏面が略鏡面でしかも表裏面を識別できる半導体鏡面ウェハであって、パーティクルの残存や金属汚染が防止された半導体鏡面ウェハ、およびその半導体鏡面ウェハを生産性よく製造できる製造方法を提供することを目的とするものである。

【0005】

【課題を解決するための手段】 このため本発明では、おもて面が鏡面であって、裏面が酸エッチにより光沢度が130～300%に調整された面であることを第1の特徴とするものである。

【0006】 また、第1の特徴に加え、平坦度が、S F Q R 値で0.2μm以下であることを第2の特徴とするものである。

【0007】 さらに、おもて面を鏡面とする半導体鏡面ウェハの製造方法において、鏡面加工する前に少なくとも裏面に対しては、酸によるスピニエッチングを施すことを第3の特徴とするものである。

【0008】 また、第3の特徴に加え、酸スピニエッチングにより裏面光沢度を130～300%に調整することを第4の特徴とし、さらにこれに加え、酸スピニエッチングにより平坦度をS F Q R 値で0.2μm以下に調整することを第5の特徴とするものである。

【0009】

【発明の実施の形態】 本発明においては、表面が鏡面加工されており、裏面が略鏡面でしかも表裏面を識別できる半導体ウェハであって、少なくとも裏面を酸エッチング液によりスピニエッチングしてこの半導体ウェハを製造するものである。この酸スピニエッチングを用いると、後述するように従来のアルカリエッチングや浸漬式酸エッチングを採用したものに較べ、エッチング面の平坦度、光沢度をともに向上させることができため、仕上げのための後工程の負荷を軽減させ、その結果として生産効率が上がることになる。

【0010】

【実施例】 以下、本発明の一実施例を図面に基づいて説明する。図1は本発明の一実施例を採用して半導体鏡面ウェハを製造する方法の工程図、図2は本発明の一実施例に採用された酸スピニエッチングによる半導体鏡面ウェハの光沢度の変化を示すグラフ、図3は本発明の一実施例に採用された酸スピニエッチングによる半導体鏡面ウェハの平坦度の変化と浸漬式酸エッチングによるそれとを比較したグラフである。図1に示すように、本実施例の製造方法は、次の工程からなる。

(1) 半導体インゴットを切断してウェハを得るスライス工程。

(2) スライスされたウェハの外周部を面取りする面取り工程。

(3) 面取りされたウェハの表裏面をラッピングにより平坦化するラッピング工程。

(4) ラッピングされたウェハの表裏面をそれぞれ酸スピニエッティングして、ラッピングにより生じた加工歪層を除去する酸スピニエッティング工程。尚、この酸スピニエッティングにより得られる裏面の光沢度を130~30%とする(完全な鏡面を330%として)。

(5) 表裏面を酸スピニエッティングされたウェハのおもて面を研磨して鏡面を得る。

【0011】ここで、酸スピニエッティングにおける取代の増加に対する光沢度および平坦度の変化について説明する。デバイス工程で裏面からのパーティクルの発塵が表面に影響を与えないようにするために、通常、裏面の光沢度として130%以上を要求される。この光沢度は図2に示すように、ラッピングされたウェハの裏面を酸スピニエッティングして、約12μm以上エッヂオフすることにより得られる。

【0012】尚、この酸スピニエッティングでは、エッチ

ング液としてフッ酸、硝酸、硫酸、リン酸からなる混酸が使用されている。

【0013】また、酸スピニエッティングによる平坦度の変化をみると、図3中符号aに示すように取代が約1.5μmではやや悪化するが、S F Q R (Site Front Least Square Range) の目標値である0.2μmは取代にかかわらず得られることから、上記した光沢度も同時に条件を満たすことがわかる。一方、従来の浸漬式酸エッティングによる平坦度の変化をみると、図3中符号bに示すように取代が増加するに従って悪化する一方である。したがって、要求される高平坦度を有し裏面が酸エッチ面である半導体鏡面ウェハを、従来の酸エッティングによりその裏面をエッティングすることのみにより製造することはできない。

【0014】また、本実施例と上記した特開平6-349795号に示された製造方法と、製造効率について比較すると下記の表1のようになる。

【0015】

【表1】

工程名	本実施例		従来技術	
	加工時間	取代	加工時間	取代
アルカリエッティング	—	—	1分/枚	20μm
酸スピニエッティング	おもて面 2分/枚	10μm	—	—
	裏面 2分/枚	10μm	—	—
裏面研磨	—	—	6分/枚	3μm
おもて面研磨	4分/枚	2μm	1.5分/枚	10μm
合計	8分/枚	—	22分/枚	—

【0016】本実施例では表裏面ともに酸スピニエッティングを適用したことにより、従来技術であるアルカリエッティングを採用したものに比べると、最終的に鏡面ウェハに仕上げるまでのトータルの加工時間が40%弱も短縮している。もちろん、裏面だけの酸スピニエッティングであっても、従来の方法より加工時間が縮まるることは言うまでもない。また、従来技術では裏面を研磨することによりアルカリエッティング工程で得られていた平坦度が劣化する。特に、片面研磨では片減りが生じやすい。この点、スピニエッティングにおいては上記したように平坦

度が向上するため、従来技術によるものより高品質なウェハを製造できる。さらに、スピニエッティングと裏面研磨を比較した場合、使用される加工資材等を考慮するとその加工単価はスピニエッティングの方が安価に製造できる。尚、本実施例では酸として、フッ酸、硝酸、硫酸、リン酸を用いているが、もちろんこれら各種の酸の内から2以上を適当に配合してもよい。また通常は水溶液にして用いる。

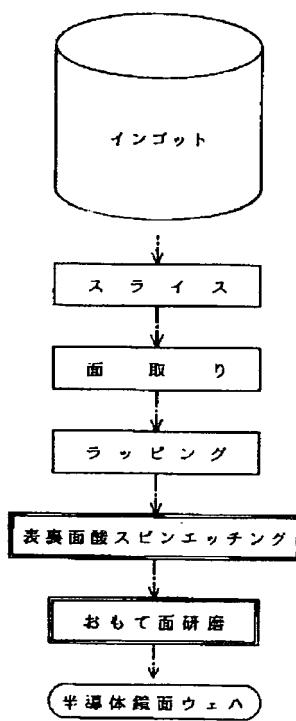
【0017】

【発明の効果】本発明では以上のように構成したので、

表裏面を識別できる半導体ウェハを製造するにあたって、次に示すような優れた効果がある。

- (1) 裏面を研磨した半導体ウェハに比べ高平坦度である。
- (2) アルカリエッティングにおいて生じていたパーティクルの残存や発塵および金属汚染を防止できる。
- (3) 表裏面を識別できる半導体ウェハを製造する従来技術の製造方法に比べ、取代が少なくて済む上に、加工時間が短いことから、生産性がよい。
- (4) 酸エッティング液によるスピニエッティングはエッティングレートの制御が、従来の他のエッティングに比して容易であるため、裏面の光沢度を任意に選択できる。

【図1】



【図面の簡単な説明】

【図1】本発明の一実施例を採用して半導体鏡面ウェハを製造する方法の工程図である。

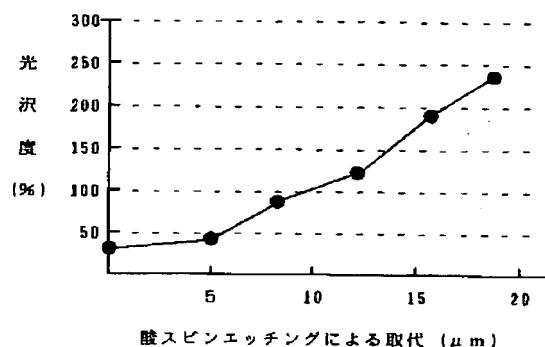
【図2】本発明の一実施例に採用された酸スピニエッティングによる半導体鏡面ウェハの光沢度の変化を示すグラフである。

【図3】本発明の一実施例に採用された酸スピニエッティングによる半導体鏡面ウェハの平坦度の変化と浸漬式酸エッティングによるそれとを比較したグラフである。

【符合の説明】

a ····· 酸スピニエッティングによる平坦度変化
b ····· 浸漬式酸スピニエッティングによる平坦度変化

【図2】



【図3】

